

【成绩】

【教师签名】

【实验目的】

①. 学习用集成触发器构成计数器方法

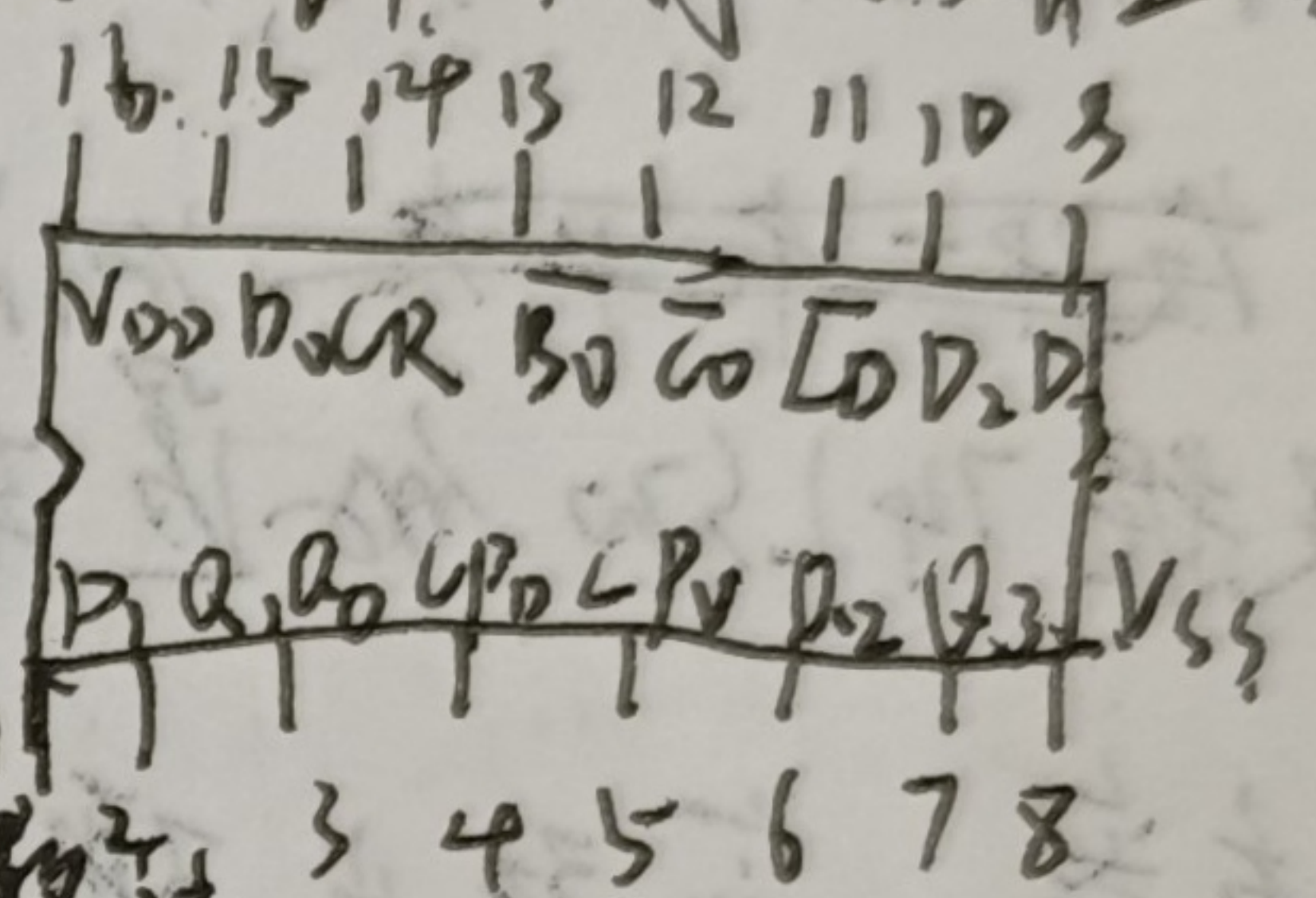
②. 掌握中规模集成计数器的使用及功能测试方法。

③. 掌握用置位法和复位法实现任意进制计数器及其测试

【实验原理及内容】

计数器是实现计数功能的时序部件。~~寄存器~~

74LS192是同步十进制可逆计数器，具有双时钟输入，并且在清除和置数等功能，其引脚如图：



图中：LD—置数端；CPU—加计数端；CPD—减计数端

CR—清除端 C0—非同步进位输出端 B0—非同步借位输出端

D<sub>0</sub>, D<sub>1</sub>, D<sub>2</sub>, D<sub>3</sub>—计数器输入端

Q<sub>0</sub>, Q<sub>1</sub>, Q<sub>2</sub>, Q<sub>3</sub>—计数器输出端

当CR为高电平1时，计数器直接清零；CR置低时执行其它功能

当CR为0，置数端LD为0，数据从D<sub>0</sub>, D<sub>1</sub>, D<sub>2</sub>, D<sub>3</sub>置入计数器

当CR为0，LD为1，执行计数功能。执行加计数时，减计数端

CPD接1，脉冲由CPU输入，减计数反之。

同步计数器往往没有进位(或借位)输出端，故可用其进位(或借位)输出信号驱动下一级计数器。

假定已有N进制计数器，要得到一个由M进制计数器，只要以用复位法使计数器计数到M时置0即可



## 【实验设备】

数字电路实验箱 1只

数字万用表 1块

## 【实验方案及步骤】

① 测试 74LS192 同步十进制可逆计数器的逻辑功能  
根据 74LS192 同步十进制的逻辑功能表和引脚排列，自拟实验方案、实验步骤，测试 74LS192 的逻辑功能，自拟表格记录并与表 5.4.1 比较，判断该集成块的功能是否正常。

② ~~设计一个十六进制计数器~~ 测试 74LS20 芯片的逻辑功能  
根据 74LS20 的逻辑功能表和引脚排列，自拟实验方案、实验步骤，测试 74LS20 的逻辑功能，记录表格判断该芯片功能是否正常。

③ 用复位法设计一个十六进制计数器

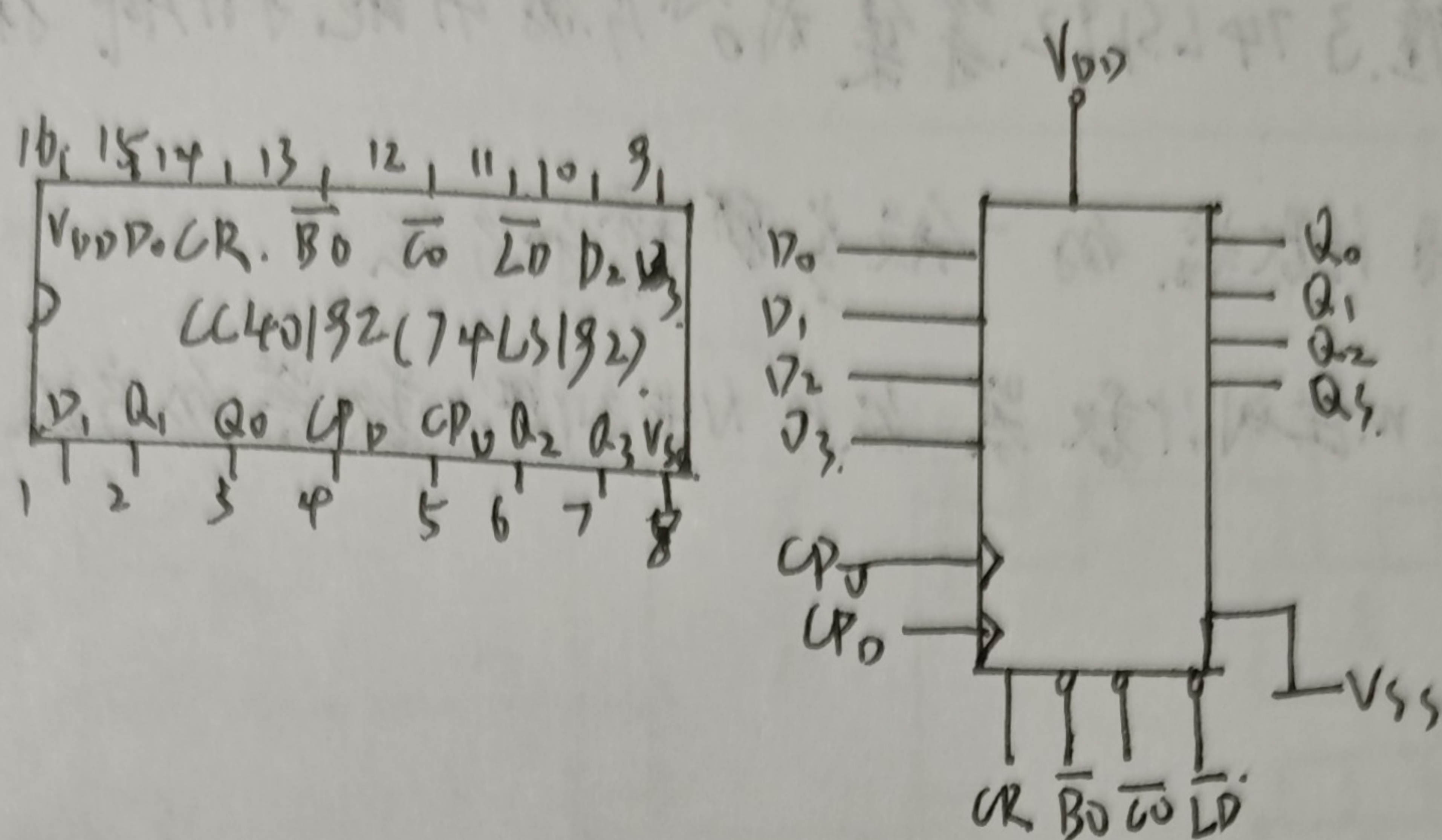
将 74LS192 的各管脚接好后，将个位的  $\overline{CO}$  接到十位的 CPU 上并捕捉 16 信号，经两个与非门后输出到两个 74LS192 的 CR 端。

④ 用置位法设计一个十六进制计数器要求从 1 到 16。

将两个 74LS192 的各管脚接好后用复位法，只是将 CR 端置 0。即接逻辑电路，捕捉 17 信号，经与非门后输出到两个 74LS192 的  $\overline{CO}$  端。  
另外，十位的  $D_0, D_1, D_2$  都为 0，个位除  $D_0$  为 1 外都为 0。



## 【实验电路图】



## 【实验数据处理及分析】 文字叙述 降分折

①. 数码管未显示数字.

因为芯片未接电源, 并且未接脉冲信号, 导致数码管未显示.

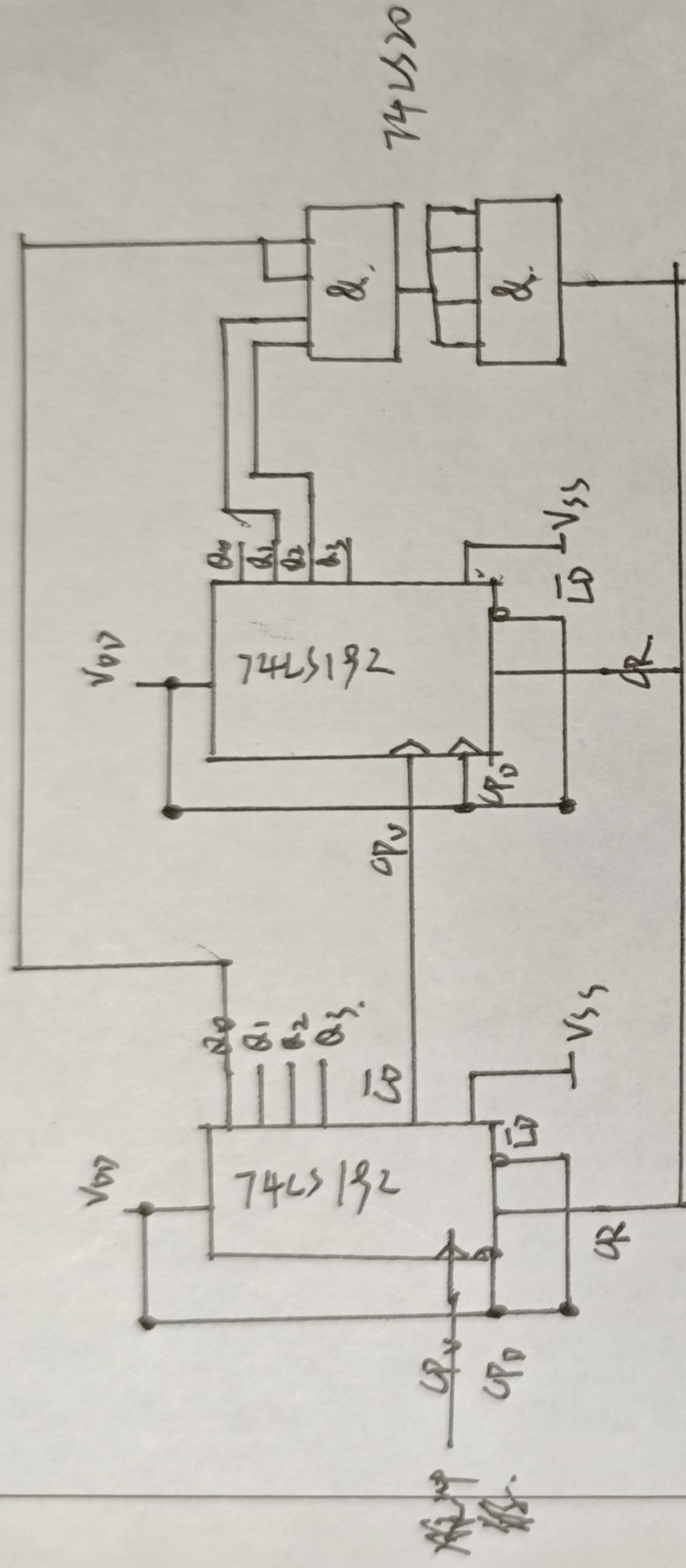
②. 数码管数字数不变.

因为 74LS192 的 CPD 端悬空, 所以一直在加一直在减, 故数码管数字一直不变.



通邑路。

16位. 复位法. (U-15)



16位 通位法. (1-16)

