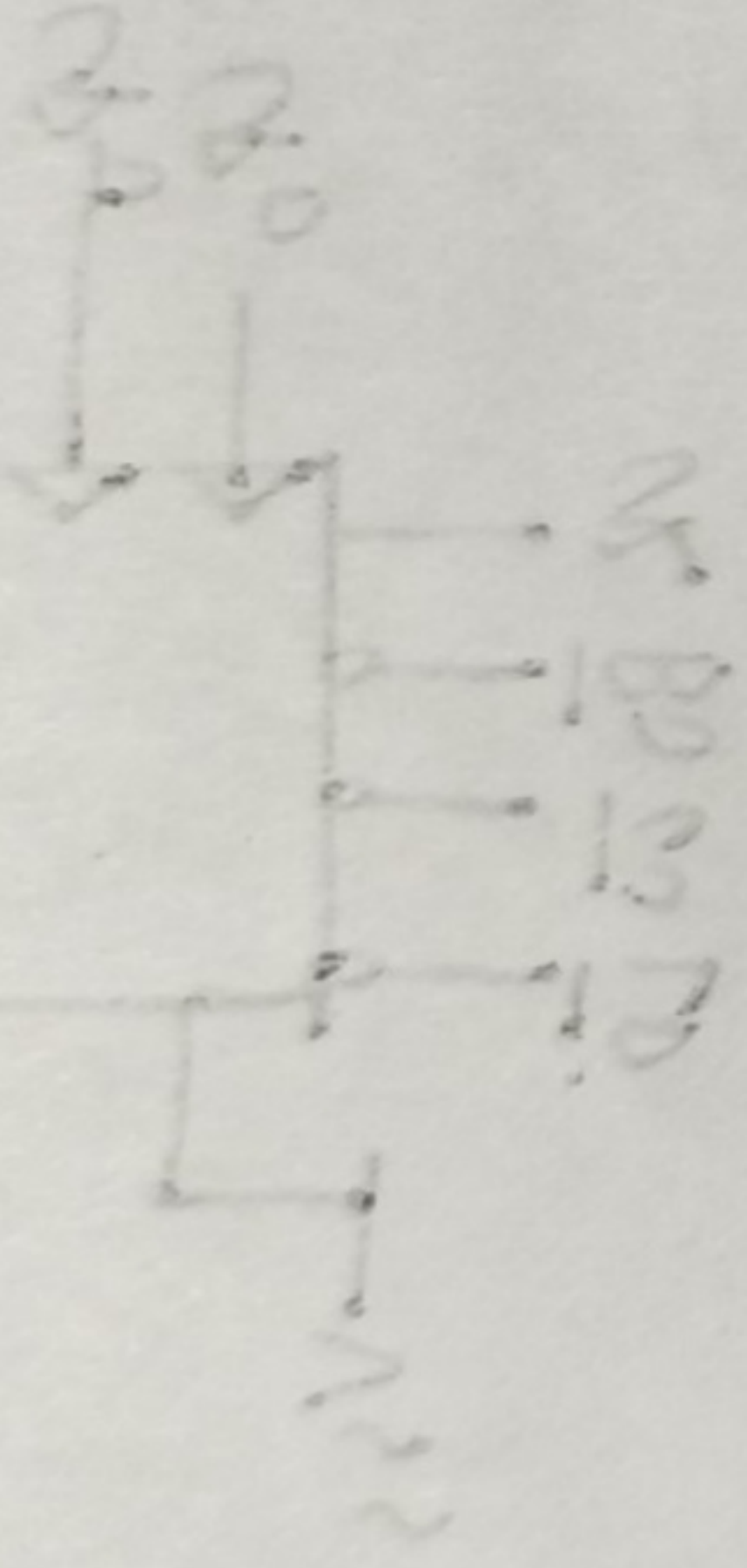


## 【实验结论】

- (1) 初步掌握了74LS192等集成芯片的功能与引脚排列图。
- (2) 学会了使用计数器的的一般步骤和方法。
- (3) 学会了使用10进制计数器设计N进制计数器的方法。



## 【思考题】

①. 74LS192作加法计数时, CP, CPD 应如何接法。

答: CP 接脉冲信号, CPD 接高电平。

②. 如果要求计数范围为3-42, 可以用复位法吗? 可以用置位法吗? 如果能, 应怎样接线?

答: 不能用复位法, 可以用置位法, 将4位的74LS192的D1D0接1其接高, 捕捉捕捉42的信号, 之后经过与非门后接到两个74LS192的LD端。



## 【实验设备】

数字电路实验箱

1只

数字万用表

1块

## 【实验方案及步骤】

1. 测试与非门的逻辑功能

按图 8.1.4 所示接线, 按表 5.1.2 的要求分别置 A、B、C、D 的逻辑状态, 并把观测到的 Q 端的状态填入表中, 写出逻辑表达式。

2. 利用与非门组成其他基本门电路, 测试逻辑功能

① 组成与门电路  
由与非门的逻辑表达式得知  $Y = AB = \overline{\overline{AB}}$ , 与门可用两个与非门组成, 推之与门电路, 并进行实验。

按表 8.1.3 对输入电平要求, 把测出的输出结果填入表中相应的栏内。

② 组成与或非门电路

① 把与或非逻辑式化为用与非表达的形式  $Y = \overline{AB + CD}$

② 自行拟定实验电路, 并进行实验。

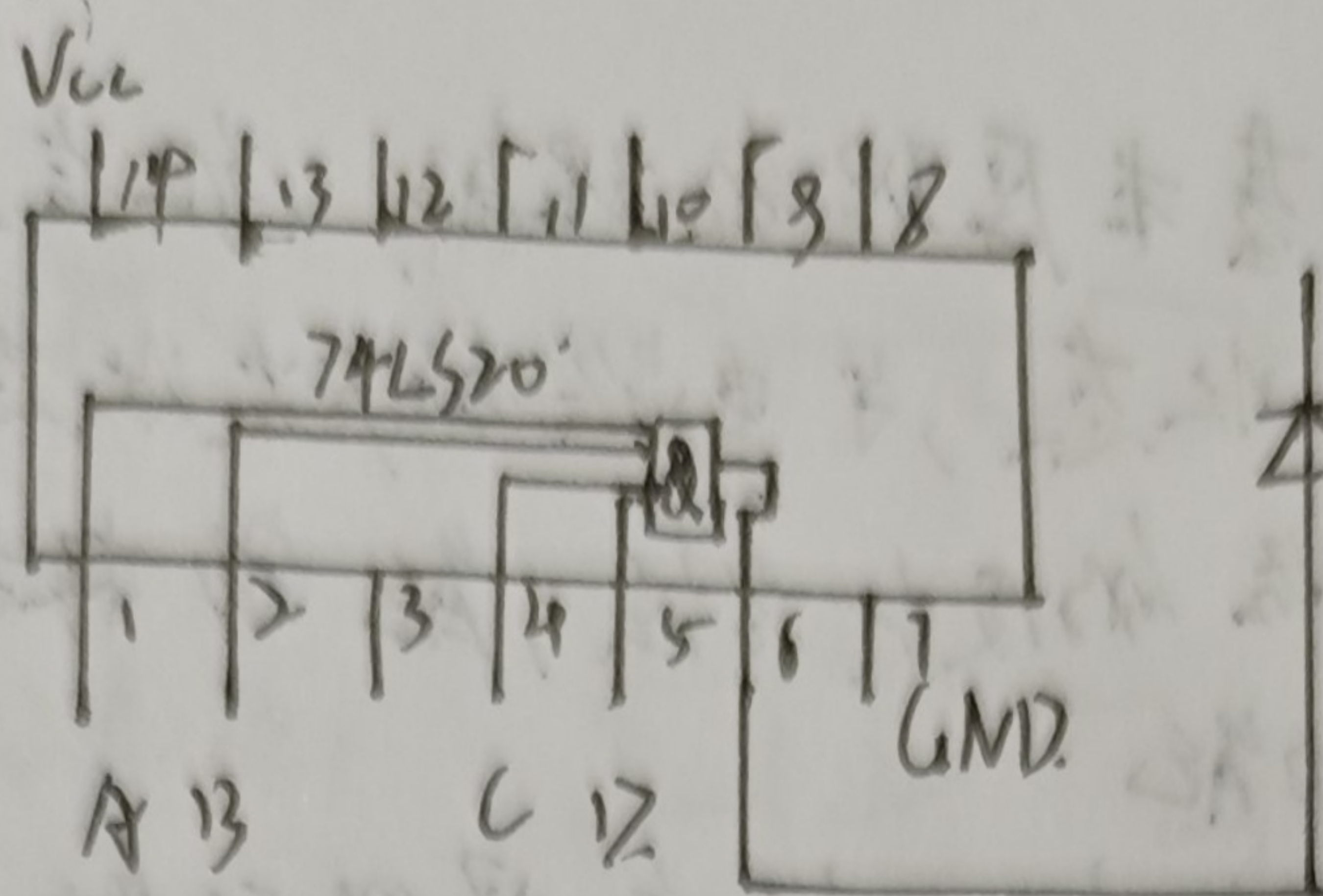
③ 半加器

两个一位二进制数相加时有 4 种可能情况, 表示和。表示进位。AB 表示加数被加数。

自行拟定电路图, 并进行实验。



## 【实验电路图】



## 【实验数据处理及分析】

### 1. 芯片的输出功能异常

芯片的  $V_{cc}$  与  $GND$  接反, 导致芯片被烧毁, 更换新芯片并正确接好  $V_{cc}$  与  $GND$ , 输入输出正常

### 2. 电路无输出

因为导线接触不良, 重新布线后重新连接, 输出结果正常

### 3. 测量真值表与预期结果不一致

发现电路图接错, 改正后, 真值表正常

测量



### 【实验结论】

①. 加深了对组合逻辑电路基本原理的理解, 组合逻辑电路组成, 其输出仅取决于输入状态, 与电路的历史状态无关.

②. 掌握了组合逻辑电路的设计方法, 能够根据实际要求设计并实现特定的逻辑功能

③. 学会了使用逻辑门电路实现特定逻辑功能, 并掌握了基本逻辑门电路的搭建方法

④. 熟悉了组合逻辑电路的测试与验证过程.

### 【思考题】

①. 如何用最简单的方法验证与或非门的逻辑功能是否完好.

1. 搭建电路:

使用芯片中的一个与门(或门/或非门), 连接电源和地, 将两端输入 A、B 分别接到逻辑电平信号源. 将输出端(Y) 接到 LED 灯

2. 输入测试: 分别设置输入 AB 为以下组合 00, 01, 10, 11, 观察灯的亮灭

3. 验证逻辑

与门: AB 都为 1 时灯亮, 否则灯灭

或门: A 或 B 或两者为 1 时灯亮, 否则灯灭

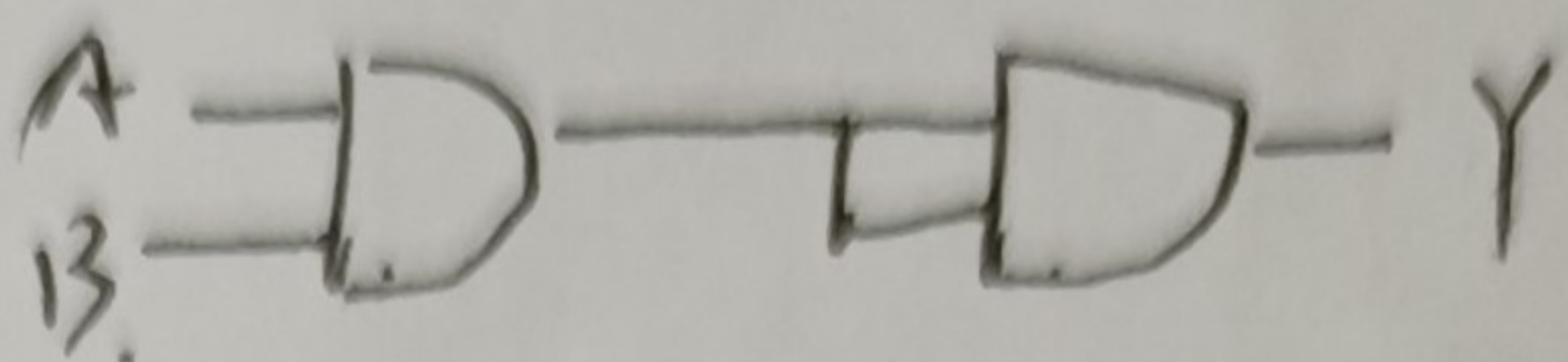
非门: A 为 1 时灯灭, A 为 0 时灯亮

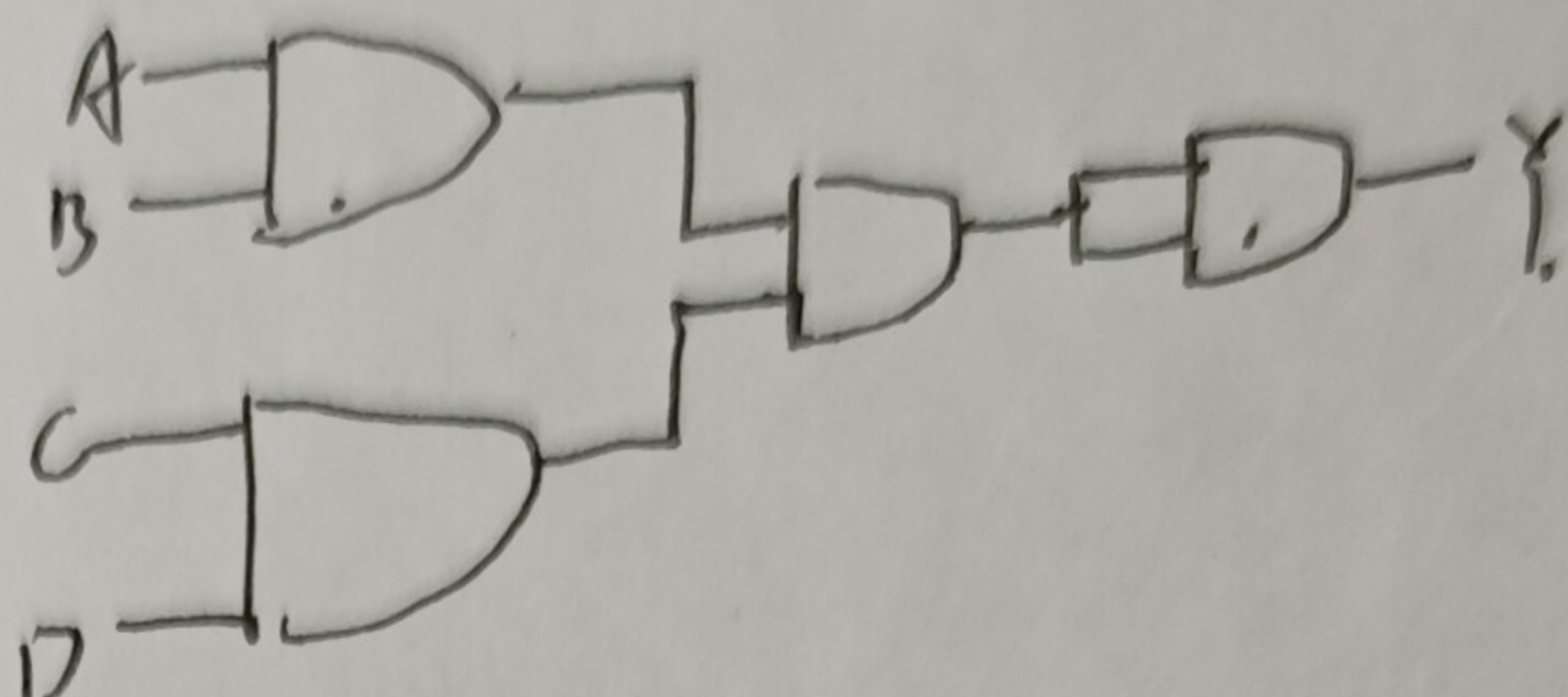
②. 与或非门中, 当某一组与端不用时, 应作何处理?

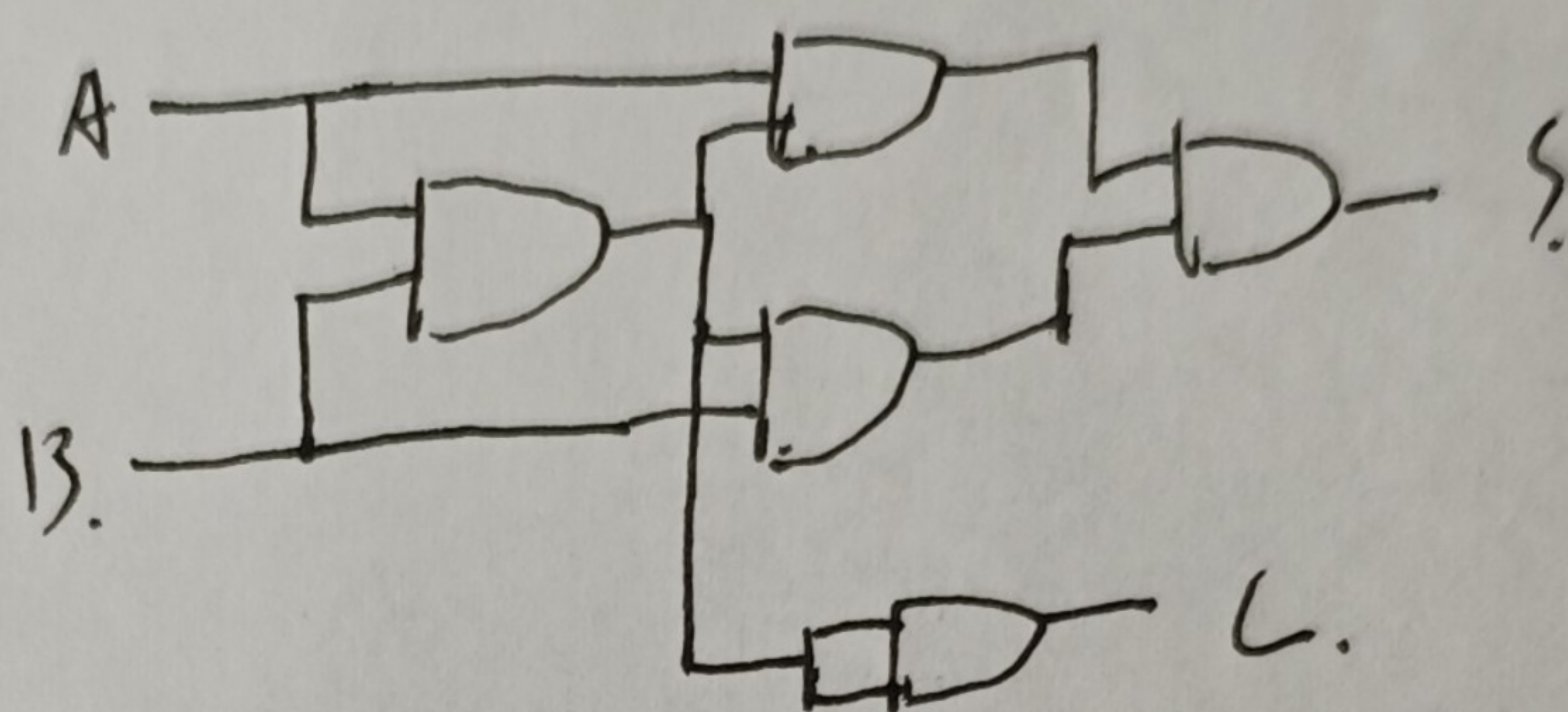
如果是 TTL 多余引脚悬空, 如果是 CMOS 多余引脚接高电平

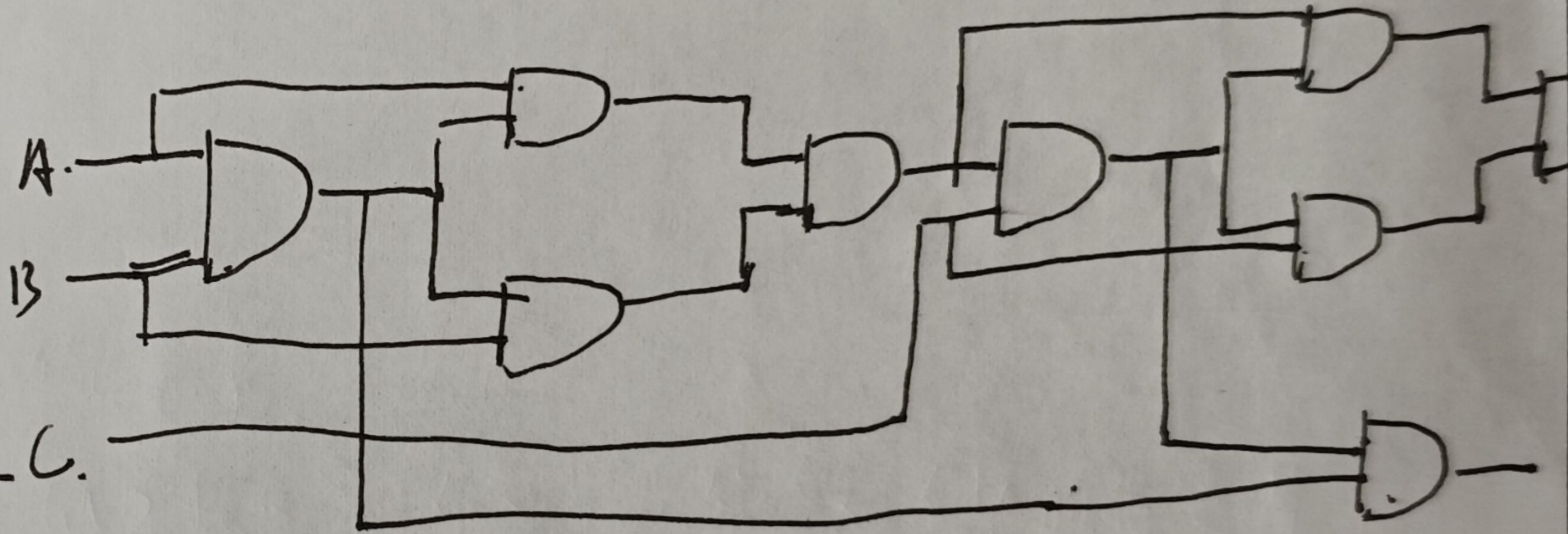


# 【原始记录】

与门电路: 

或非门电路: 

半加器: 

全加器:   
低位进位 C.  
标识.